



18 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 **Offenlegungsschrift**
10 **DE 199 13 683 A 1**

51 Int. Cl.⁶:
H 01 L 21/306
H 01 L 49/00
G 03 F 1/16

21 Aktenzeichen: 199 13 683.1
22 Anmeldetag: 25. 3. 99
43 Offenlegungstag: 25. 11. 99

DE 199 13 683 A 1

66 Innere Priorität:
198 13 208. 5 25. 03. 98

71 Anmelder:
Institut für Mikroelektronik Stuttgart Stiftung des
öffentlichen Rechts, 70569 Stuttgart, DE

74 Vertreter:
Münich, W., Dipl.-Phys. Dr.rer.nat., Pat.-Anw., 80689
München

72 Erfinder:
Butschke, Jörg, 70327 Stuttgart, DE; Letzkus,
Florian, 72070 Tübingen, DE; Penteker, Elisabeth,
Beaverton, Oreg., US; Springer, Reinhard, Dr.,
72172 Sulz, DE; Höfflinger, Bernd, Prof. Dr., 71063
Sindelfingen, DE; Löschner, Hans, Dr., Wien, AT

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren zur Herstellung großflächiger Membranmasken

57 Beschrieben wird ein Verfahren zur Herstellung großflächiger Membranmasken.
Die Erfindung zeichnet sich dadurch aus, daß erfindungsgemäße Verfahren zur Herstellung großflächiger Membranmasken bereitgestellt werden, bei denen eine insbesondere durch Verwendung einer Ätzzelle oder allgemein durch die dünnen Halbleiter-Schichten auftretende unvorteilhafte mechanische Überbeanspruchung der Membran bzw. des Systems Membranschicht/Ätzstoppschicht/Trägerwafer oder ein sich daraus ergebendes Brechen der Bestandteile in den jeweiligen Verfahrensschritten vermieden wird.
Die erfindungsgemäße Lösung liegt darin, daß der Abtrag der Halbleiter-Trägerschicht vorzugsweise in zwei Teilschritten erfolgt, wobei diese Teilschritte in einer mechanisch gedichteten Ätzzelle oder mit einer Schutzbeschichtung erfolgen oder ein Teilschritt mit Ätzzelle und einer mit Schutzbeschichtung erfolgt oder, daß der Abtrag der Halbleiter-Trägerschicht in einer mechanisch gedichteten Ätzzelle zunächst mit einem Stützgitter erfolgt und das Stützgitter erst nach dem Ausbau aus der Ätzzelle entfernt wird.

BEST AVAILABLE COPY

DE 199 13 683 A 1

Beschreibung

Gebiet der Erfindung

Die Erfindung bezieht sich ein Verfahren zur Herstellung großflächiger Membranmasken.

Hintergrund der Erfindung

Für die Elektronen- und Ionen-Projektions-Lithografie sowie Röntgenlithografie müssen Membranmasken mit Dicken im Mikrometerbereich und mit Membranflächen bis zu mehr als 100 Quadratzentimeter Größe hergestellt werden. Die nach dem erfindungsgemäßen Verfahren erzeugten Membranmasken können generell für Lithographieverfahren mit geladenen Teilchen und mit Photonen Anwendung finden. Ein Beispiel ist der Einsatz bei 157 nm Lithographie. Ebenso ist eine Verwendung zur Maskierung gegenüber neutralen Teilchen (Atomlithographie) sowie bei allen Anwendungen mit Aufdampfmaste möglich. Membranmasken als Produkt eines Verfahrens gemäß der vorliegenden Erfindung sind auch generell für Sensoren verwendbar.

Stand der Technik

Ausgehend von Siliziumscheiben als Substratmaterial werden zur Herstellung der Membranmasken zwei unterschiedliche technologische Prozeßvarianten verfolgt. Sie unterscheiden sich grundsätzlich dadurch, ob die Prozeßschritte zur Maskenstrukturierung vor oder nach der Membranherstellung erfolgen.

Beim sogenannten "Membrane Flow Process", wie er beispielsweise in dem US-Patent 5 110 373 dargestellt ist, wird zuerst die Membran hergestellt und alle Prozeßschritte zur Herstellung der Maskenstrukturen finden auf der Membran statt. Der Nachteil dieser Prozeßfolge besteht darin, daß die sehr kritischen Schritte der Maskenstrukturierung auf einer relativ instabilen Membran ablaufen.

Beim sogenannten "Wafer Flow Process", wie er beispielsweise in der PCT-Anmeldung WO 97/43694 dargestellt ist, werden zuerst die Maskenstrukturen auf einem kompakten Siliziumwafer erzeugt und die Membranherstellung findet am Ende des Maskenprozesses statt. Der kritische Punkt dieser Prozeßfolge besteht darin, daß während der Membranätzung an den bereits vorhandenen Maskenstrukturen keine bzw. nur reproduzierbare Veränderungen auftreten dürfen.

Gemäß dem US-Patent 5 110 373 und der PCT-Anmeldung WO 97/43694 kommt die herkömmliche elektrochemische Ätzstoptechnik mit einem sogenannten PN-Ätzstopp zur Anwendung.

Erschwerend besteht bei allen Prozessen zur Herstellung von Membranmasken das Problem, daß die Membran einerseits eine gewisse Zugspannung aufweisen muß, um sehr stabil eine ebene Fläche zu verkörpern, andererseits diese Zugspannung so klein, wie möglich gehalten werden muß, da sie zwangsweise zu Verzeichnungen der Maskenstrukturen und zu Lebensdauerproblemen führt.

Hier bietet der Wafer Flow Process deutliche Vorteile, weil grundsätzlich die Möglichkeit besteht, mit sehr kleinen Zugspannungen der Membranschicht zu arbeiten, da der Strukturierungsprozeß für die Maskenstrukturen auf dem stabilen Wafer und nicht auf der Membran stattfindet. Allerdings entstehen dadurch auch sehr hohe Anforderungen an den Membran-Ätzprozeß.

Gegenstand der Erfindung sind Prozeßfolgen zur Membranätzung im Wafer Flow Prozess, wobei im nachfolgend beschriebenen Beispiel von einem Prozeß unter Verwen-

dung von SOI(Silicon On Insulator)-Siliziumscheiben ausgegangen wird, wie er für die Herstellung von sogenannten Stencilmasken Anwendung findet. In diesem Zusammenhang sei auf die Veröffentlichung "Highly accurate calibration method of electron-beam cell projection lithography" von Yoshinori Nakayama, Yasunari Sohda, Norio Saitou und Hiroyuki Itoh, in SPIE Vol. 1924 (1993), Seiten 185 und 190, zur SPIE-Tagung 1993 verwiesen. Stencilmasken sind Membranmasken mit geöffneten Strukturen in der Membranschicht. Die am SOI Wafer Flow Prozess dargestellten erfindungsgemäßen Lösungen schließen jedoch nicht aus, daß sie auch für andere Wafer Flow- oder Membran Flow-Prozesse Anwendung finden können.

In Fig. 1 sind die wesentlichsten Prozeßschritte eines SOI Wafer Flow Prozesses nach dem Stand der Technik dargestellt:

1A SOI-Siliziumscheibe als Ausgangsmaterial, wobei die 2-3 µm dicke Siliziumschicht (1) auf der Oberseite die spätere Membranschicht bildet, die durch eine Dielektrikalschicht (2), z. B. Siliziumdioxid 200 bis 400 nm dick, von der 500 bis 600 µm dicken kompakten Siliziumscheibe (3) isoliert ist,

1B Aufbringung einer Maskierschicht (4) auf der Oberseite und einer Maskierschicht (5) auf der Unterseite der Siliziumscheibe,

1C Strukturierung der Maskenstrukturen auf der Oberseite mit Hilfe von Lithografieprozessen zur Herstellung einer Lackmaske (6) und anschließender Plasmaätzung der Maskierschicht (4),

1D Trenchätzung der Maskenstrukturen in die 2-3 µm dicke Siliziumschicht (1) auf der Oberseite und Entfernung der Lackmaske (6),

1E Lithografische Maskierung (7) und Ätzung eines Fensters in die Maskierschicht (5) auf der Unterseite der Siliziumscheibe,

1F Entfernung der Lackmaske (7) für Rückseitenfenster, 1G Membranätzprozess, d. h. Abtrag der kompakten Siliziumscheibe (3) im maskierten Fensterbereich (8),

1H Entfernung der Maskierschichten (4), (5) und der Isolatorschicht (2) im Membranbereich.

Der Membranätzschritt erfolgt im allgemeinen in anisotropen, naßchemischen Ätzprozessen, beispielsweise unter Verwendung einer wässrigen Lösung von KOH oder TMAH (Tetramethyl Ammoniumhydroxide) als Ätzmittel.

Der Ätzstopp findet an der Isolatorschicht statt, allerdings nur mit einer begrenzten Selektivität. Da aus Gründen der mechanischen Spannungen die Isolatorschicht möglichst dünn gehalten werden muß und infolge ihrer begrenzten Selektivität, ist der Ätzstopp sehr kritisch.

Während des Ätzprozesses, der bei Silizium-Ätzraten von 30-40 µm/h entsprechend viele Stunden dauert, muß außerdem die strukturierte Membranseite absolut sicher vor einem Ätzangriff geschützt sein. Dabei muß sichergestellt werden, daß die zum Schutz der Membranseite eingesetzten Mittel sich am Prozeßende wieder rückstandslos entfernen lassen und sowohl durch das Schutzmittel als auch durch seine Entfernung keine geometrischen Veränderungen an den Strukturen in der Membranschicht auftreten.

Nach dem Stand der Technik existiert eine sehr sichere Methode, um alle Bereiche des Si-Wafers außerhalb des auf der Rückseite geöffneten Fensters abzudichten, nämlich der Einbau in eine Ätzzelle mit Dichtungen, die mechanisch angepresst werden.

Der Nachteil einer solchen Lösung besteht darin, daß die Bruchgefahr am Ende des Ätzprozesses, wenn sich der Membranbereich seiner endgültigen Dicke von wenigen Mikrometern nähert, sehr hoch ist. Hauptursache dafür sind Verspannungen durch die mechanische Abdichtung der

Zelle, insbesondere auch deshalb, weil zusätzliche thermische Verspannungen im mindestens 60°C warmen Ätzbad auftreten.

Außerdem läßt es sich nicht vermeiden, daß während der Zellenhandhabung und insbesondere im Ätzbad ein Druckunterschied zwischen dem Zelleninneren und der Außenwelt auftritt, der auf die Membran wirkt und sie leicht zerstören kann.

Schließlich muß die hochempfindliche Membran aus der verhältnismäßig robusten Zelle ausgebaut werden, ein ebenfalls sehr kritische Prozessschritt.

Ein anderer Weg besteht in der Abdeckung der Membranseite mit einer Schutzschicht, die alle bereits genannten Eigenschaften aufweist wie ausreichende Ätzesistenz und rückstandsfreie Entfernbarkeit bei Nichtbeeinflussung der Membranstrukturen. Außerdem darf auch diese Schicht nur geringe mechanische Spannungen im System Membran/Schutzschicht bewirken, um nicht zur Zerstörung der Membranmaske bereits vor oder während ihrer Entfernung zu führen.

Die Schwierigkeit dieses Weges besteht darin, daß sich bis heute keine Schutzschichten finden lassen, die alle diese Anforderungen gleichzeitig erfüllen.

Es ist Aufgabe der Erfindung Verfahren zur Herstellung großflächiger Membranmasken bereitzustellen, bei denen eine insbesondere durch Verwendung einer Ätzzelle oder allgemein durch die dünnen Halbleiter-Schichten auftretende unvorteilhafte mechanische Überbeanspruchung bzw. Verzeichnungen der Membran bzw. des Systems Membranschicht/Ätztstopschicht/Trägerwafer oder ein sich daraus ergebendes Brechen der Bestandteile in den jeweiligen Verfahrensschritten vermieden wird bzw. werden.

Die Aufgabe werden durch Verfahren nach den Ansprüchen 1 und 7 gelöst.

Die dazu abhängigen Unteransprüche sind vorteilhafte Ausgestaltungen der erfindungsgemäßen Verfahren zur Beseitigung der obengenannten Nachteile der Verfahren nach dem Stand der Technik.

Der Zweischnittprozeß weist zusätzlich Vorteile bei der Wahl der Ätzmedien auf, weil im ersten und zweiten Schritt unterschiedliche Ätzmedien eingesetzt werden können. Bei den zwei Ätzmedien kann es sich um unterschiedliche Ätzmittel oder auch nur um einen Konzentrations- oder Temperaturunterschied desselben Ätzmittels handeln. Da beim SOI Wafer Flow Prozess der Ätzstop an einer Siliziumdioxid-Schicht erfolgt, die aus Gründen der mechanischen Spannungen möglichst dünn sein muß, ist eine hohe Ätzselektivität erforderlich. Deshalb empfiehlt es sich, in diesem Fall den zweiten Ätzschritt mit TMAH durchzuführen, während der erste Schritt in einem KOH-Bad erfolgen kann.

Eine weitere Möglichkeit, die sich aus dem Zweischnittprozeß ergibt, besteht darin, den ersten Schritt als Trockenätzschritt im Plasma durchzuführen.

Die Schutzbeschichtung kann entsprechend den mechanischen und chemischen Anforderungen vorteilhaft als eine Dielektrikaschicht oder Polymerschicht ausgebildet sein.

Zudem kann die Ätzselektivität des zweiten Schrittes gegenüber der Stop- und der Schutzschicht optimiert werden, um die Halbleiterträgerschicht optimal, insbesondere vollständig zu entfernen, ohne daß Stop- und Schutzschicht zu sehr angegriffen werden.

Der Zweischnittprozeß bietet somit zahlreiche Möglichkeiten der Optimierung hinsichtlich Ätzrate (Produktivität, Kosten) und Selektivität (Ausbeute) des Membran-Ätzprozesses (d. h. Abtrag der Halbleiter-Trägerschicht).

Für beide erfindungsgemäßen Verfahren bestehen außerdem Möglichkeiten, die Stopschicht selbst hinsichtlich der Anforderungen an ihre mechanischen Eigenschaften zu op-

timieren sowie den Ätzprozeß an die jeweilige Stopschicht anzupassen. Die Stopschicht kann somit vorteilhaft aus einer Dielektrikaschicht, einer Metallschicht, einer Polymerschicht oder einer Schichtkombination bestehen. Eine ausreichende Selektivität der Stopschicht ist ebenfalls ein wichtiges Optimierungskriterium.

Damit sind vorteilhaft die mechanischen Spannungen im System Membranschicht/Ätztstopschicht/Trägerwafer nicht nur gut beherrschbar, sondern insbesondere der Zweischnittprozeß läßt eine gezielte Optimierung der mechanischen Spannung der Membranschicht zu.

Das ist von großem Vorteil sowohl für die geometrische Stabilität der Membranmaske als auch die davon abhängige Struktur- und Lagegenauigkeit der Maskenstrukturen.

Die Schicht bzw. Schichtkombination kann auch hinsichtlich einer definierten Leitfähigkeit entsprechend den gewünschten Verwendungen vorteilhaft optimiert werden.

Entsprechend den erfindungsgemäßen Verfahren kann durch entsprechende Anpassung des Abtrags der Halbleiter-Trägerschicht die mechanische Spannung der Membran in weiten Grenzen von Druck- bis Zugspannungen vorteilhaft variiert werden.

Durch Dotierung der Membranschicht auf dem Trägerwafer läßt sich die mechanische Spannung der Membranmaske von Druck- bis Zugspannungen in einem weiten Bereich verändern. Der SOI Wafer Flow Prozess, wie er im Ausführungsbeispiel beschrieben wurde, ist dafür besonders geeignet. Die Dielektrikaschicht bewirkt unabhängig vom Dotierungsniveau der darauf befindlichen Siliziumschicht den Ätzstop. Somit kann die Siliziumschicht beliebig, d. h. abschließend im Sinne einer optimalen Membranspannung dotiert werden.

Die Verwendung der SOI-Technik hat gegenüber der herkömmlichen elektrochemischen Ätzstoptechnik weitere Vorteile wie, daß das Verfahren einfacher und effektiver wird, sich somit die Ausbeute erhöht und das Verfahren kostengünstiger durchgeführt werden kann.

Die herkömmliche elektrochemische Ätzstoptechnik erlaubt nur ein Verfahren mit einer Ätzzelle, wobei dabei das Ätzen nur in einem Schritt möglich ist. Ebenso werden herkömmlicherweise nur relativ kleine Membranen hergestellt.

Dadurch, daß eine Strukturierung der Maskierungsschicht für die Ätzung der Halbleiter-Trägerschicht als erster Schritt des Verfahrens oder im Rahmen der Herstellung des Halbleiterscheiben-Ausgangsmaterials erfolgt, können dabei auftretende Fehler vorteilhaft nicht zu einem Ausschuß schon kostenintensiver Teile führen. Der Ausschuß betrifft dabei nur relativ kostengünstig vorbearbeitete Teile. Somit werden durch diese vorteilhafte Ausgestaltung des Verfahrens Kosten verringert.

Die Erfindung wird nachstehend ohne Beschränkung des allgemeinen Erfindungsgedankens anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnung exemplarisch beschrieben, auf die im übrigen hinsichtlich der Offenbarung aller im Text nicht näher erläuterten erfindungsgemäßen Einzelheiten ausdrücklich verwiesen wird. Die am SOI Wafer Flow Prozess dargestellten erfindungsgemäßen Lösungen schließen nicht aus, daß sie auch für andere Wafer Flow- oder Membran Flow-Prozesse Anwendung finden können.

Es zeigen:

Fig. 1 einen Wafer Flow Prozess unter Verwendung von SOI(Silicon On Insulator)-Siliziumscheiben insbesondere für die Herstellung von sogenannten Stencilmasken nach dem im Einleitungsteil der Beschreibung dargestellten Stand der Technik.

Fig. 2 ein erfindungsgemäßes Verfahren zur Herstellung von großflächigen Membranmasken unter Verwendung ei-

nes Zweischrittprozesses zur Membranätzung, und

Fig. 3 ein erfindungsgemäßes Verfahren zur Herstellung von großflächigen Membranmasken unter Verwendung eines Stützgitters zur Membranätzung.

Ausführungsbeispiel 1

Da Schutzschichten herstellbar sind, die die speziellen Anforderungen erfüllen, jedoch nur als sehr dünne Schicht und damit mit auch sehr begrenzter Ätzbeständigkeit, kommt erfindungsgemäß ein Zweischrittprozeß für die Membranätzung zur Anwendung.

Zuerst erfolgt die Ätzung in einer Ätzzelle bis zu einer Restdicke, bei der der Membranbereich eine so ausreichende Stabilität aufweist, daß sowohl im Ätzprozeß wie auch bei der Zellen-Handhabung und beim Ausbau der teilgeätzten Membranmaske keine Gefahr der Zerstörung besteht. Die Restätzung erfolgt in einem zweiten Schritt mit einer Schutzschicht auf der Membranseite. Hierfür wird die teilgeätzte Membranmaske in einen einfachen Wafert Träger eingesetzt und ist damit beim Eintauchen ins Ätzbad keinerlei mechanischen oder thermischen Zwangskräften ausgesetzt. Im ersten Schritt werden etwa 90% und im zweiten Schritt die restliche Schichtdicke bis auf die Membrandicke abgetragen. Als Schutzschichten können sowohl Dielektrikschichten als auch Polymerschichten Anwendung finden, die entweder auf die strukturierte Maskierschicht oder nach vorheriger Entfernung der Maskierschicht direkt auf die strukturierte Membranschicht aufgebracht werden.

In Fig. 2 sind die wesentlichen Prozeßschritte des Zweischrittprozesses schematisch dargestellt:

- 2A Startpunkt ist der Prozeßschritt F aus Bild 1, d. h. prozessierter SOI-Wafer mit der strukturierten Membranseite (1)+(4) und dem geöffneten Rückseitenfenster (5) für die Membranätzung,
- 2B Auf der strukturierten Membranseite wird die für den zweiten Ätzschritt erforderliche Schutzschicht (9) aufgebracht, entweder auf die Maskierschicht (4), oder, wie zeichnerisch dargestellt, nach Entfernung der Maskierschicht auf die Membranschicht (1),
- 2C Einbau der strukturierten Siliziumscheibe in eine Ätzzelle (10) mit mechanischer Abdichtung (11) und Ätzung des Siliziums im geöffneten Fenster (8) bis auf eine Restdicke (12),
- 2D Ausbau der teilgeätzten Siliziumscheibe aus der Ätzzelle und Weiterätzung im Ätzbad bis zur Stoppschicht (2),
- 2E Entfernung von Schutz- (9) und Maskierschicht (5) sowie der Ätzstoppschicht (2) im Membranbereich.

Ausführungsbeispiel 2

Eine anderer Weg, die Bruchgefahr beim Ätzprozeß in einer Ätzzelle zu verringern, besteht erfindungsgemäß darin, die Siliziumschicht nicht sofort großflächig abzutragen, sondern durch entsprechende Maskierung innerhalb des Ätzfensters ein Stützgitter stehen zu lassen, so daß zunächst kleinere Membranflächen entstehen. Der Ausbau der Membranmaske aus der Ätzzelle erfolgt somit noch in einem stabilen Zustand. Erst nach dem Ausbau erfolgt die Entfernung der Ätzstoppschicht und gleichzeitig mit ihr auch das Stützgitter, das sich durch Unterätzung abhebt. Da sich mit der Entfernung der Stoppschicht auch ihre inneren mechanischen Spannungen abbauen, werden der durch die Stoppschicht verursachte Stress und seine durch das Stützgitter teilweise bewirkte Kompensation praktisch simultan beseitigt.

In Fig. 3 sind schematisch die Prozeßschritte mit einem Stützgitter dargestellt:

- 3A Startpunkt ist der Prozeßschritt E aus Bild 1, wobei die Strukturierung des Rückseitenfensters (5) mit der Lackmaske (7) ergänzt wurde durch die gleichzeitige Strukturierung einer Gittermaskierung (13),
- 3B Entfernung der Lackmaske (7) für Rückseitenstrukturierung,
- 3C Einbau der strukturierten Siliziumscheibe in eine Ätzzelle (10) mit mechanischer Abdichtung (11) und Ätzung des Siliziums in den geöffneten Gitterfenstern (8) bis zur Stoppschicht,
- 3D Ausbau der Membranmaske aus der Ätzzelle und Entfernung der Maskierschichten (4)+(5) sowie der Ätzstoppschicht (2), wobei sich durch Unterätzung das Stützgitter (14) mit abhebt.

Patentansprüche

1. Verfahren zur Herstellung großflächiger Membranmasken auf Basis mehrschichtiger Halbleiterscheiben, wobei eine auf einer Stoppschicht vorhandene Halbleiter-Membranschicht strukturiert wird sowie die Halbleiter-Trägerschicht und die Stoppschicht in Teilschritten abgetragen werden, **dadurch gekennzeichnet**, daß der Abtrag der Halbleiter-Trägerschicht vorzugsweise in zwei Teilschritten erfolgt, wobei diese Teilschritte in einer mechanisch gedichteten Ätzzelle oder mit einer Schutzbeschichtung erfolgen oder ein Teilschritt mit Ätzzelle und einer mit Schutzbeschichtung erfolgt.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß es sich bei den beiden Teilschritten um zwei Naßätzschritte oder Trockenätzschritte oder eine Kombination von Naß- und Trockenätzschritten handeln kann.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß in den beiden Ätzschritten unterschiedliche naßchemische Ätzmedien zum Einsatz kommen.
4. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß in den beiden Ätzschritten ein Ätzmedium oder unterschiedliche Ätzmedien mit jeweils unterschiedlicher Konzentration und/oder Temperatur zum Einsatz kommt bzw. kommen.
5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Schutzbeschichtung eine Dielektrikschicht oder eine Polymerschicht ist.
6. Verfahren nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, daß das Ätzmedium des zweiten Schrittes eine hohe Ätzselektivität sowohl gegenüber der Stoppschicht als auch der Schutzschicht besitzt.
7. Verfahren nach dem Oberbegriff des Anspruchs 1, dadurch gekennzeichnet, daß der Abtrag der Halbleiter-Trägerschicht in einer mechanisch gedichteten Ätzzelle zunächst mit einem Stützgitter erfolgt und das Stützgitter erst nach dem Ausbau aus der Ätzzelle entfernt wird.
8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß das Stützgitter durch Unterätzung zusammen mit der Stoppschicht entfernt wird.
9. Verfahren nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die Stoppschicht aus einer Dielektrikschicht, einer Metallschicht, einer Polymerschicht oder einer Schichtkombination besteht.
10. Verfahren nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die Schicht bzw. Schichtkombination streßarm bzw. streßfrei ist und/oder eine



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 **Offenlegungsschrift**
10 **DE 199 13 683 A 1**

51 Int. Cl.⁶:
H 01 L 21/306
H 01 L 49/00
G 03 F 1/16

21 Aktenzeichen: 199 13 683.1
22 Anmeldetag: 25. 3. 99
43 Offenlegungstag: 25. 11. 99

DE 199 13 683 A 1

66 Innere Priorität:
198 13 208. 5 25. 03. 98

71 Anmelder:
Institut für Mikroelektronik Stuttgart Stiftung des
öffentlichen Rechts, 70569 Stuttgart, DE

74 Vertreter:
Münich, W., Dipl.-Phys. Dr.rer.nat., Pat.-Anw., 80689
München

72 Erfinder:
Butschke, Jörg, 70327 Stuttgart, DE; Letzkus,
Florian, 72070 Tübingen, DE; Penteker, Elisabeth,
Beaverton, Oreg., US; Springer, Reinhard, Dr.,
72172 Sulz, DE; Höfflinger, Bernd, Prof. Dr., 71063
Sindelfingen, DE; Löschner, Hans, Dr., Wien, AT

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren zur Herstellung großflächiger Membranmasken

57 Beschrieben wird ein Verfahren zur Herstellung groß-
flächiger Membranmasken.

Die Erfindung zeichnet sich dadurch aus, daß erfindungs-
gemäße Verfahren zur Herstellung großflächiger Mem-
branmasken bereitgestellt werden, bei denen eine insbe-
sondere durch Verwendung einer Ätzzelle oder allgemein
durch die dünnen Halbleiter-Schichten auftretende unvor-
teilhafte mechanische Überbeanspruchung der Membran
bzw. des Systems Membranschicht/Ätzstoppschicht/Trä-
gerwafer oder ein sich daraus ergebendes Brechen der
Bestandteile in den jeweiligen Verfahrensschritten ver-
mieden wird.

Die erfindungsgemäße Lösung liegt darin, daß der Abtrag
der Halbleiter-Trägerschicht vorzugsweise in zwei Teil-
schritten erfolgt, wobei diese Teilschritte in einer mecha-
nisch gedichteten Ätzzelle oder mit einer Schutzbeschich-
tung erfolgen oder ein Teilschritt mit Ätzzelle und einer
mit Schutzbeschichtung erfolgt oder, daß der Abtrag der
Halbleiter-Trägerschicht in einer mechanisch gedichteten
Ätzzelle zunächst mit einem Stützgitter erfolgt und das
Stützgitter erst nach dem Ausbau aus der Ätzzelle entfernt
wird.

DE 199 13 683 A 1

Beschreibung

Gebiet der Erfindung

Die Erfindung bezieht sich ein Verfahren zur Herstellung großflächiger Membranmasken.

Hintergrund der Erfindung

Für die Elektronen- und Ionen-Projektions-Lithografie sowie Röntgenlithografie müssen Membranmasken mit Dicken im Mikrometerbereich und mit Membranflächen bis zu mehr als 100 Quadratzentimeter Größe hergestellt werden. Die nach dem erfindungsgemäßen Verfahren erzeugten Membranmasken können generell für Lithographieverfahren mit geladenen Teilchen und mit Photonen Anwendung finden. Ein Beispiel ist der Einsatz bei 157 nm Lithographie. Ebenso ist eine Verwendung zur Maskierung gegenüber neutralen Teilchen (Atomlithographie) sowie bei allen Anwendungen mit Aufdampfmaske möglich. Membranmasken als Produkt eines Verfahrens gemäß der vorliegenden Erfindung sind auch generell für Sensoren verwendbar.

Stand der Technik

Ausgehend von Siliziumscheiben als Substratmaterial werden zur Herstellung der Membranmasken zwei unterschiedliche technologische Prozeßvarianten verfolgt. Sie unterscheiden sich grundsätzlich dadurch, ob die Prozeßschritte zur Maskenstrukturierung vor oder nach der Membranherstellung erfolgen.

Beim sogenannten "Membrane Flow Process", wie er beispielsweise in dem US-Patent 5 110 373 dargestellt ist, wird zuerst die Membran hergestellt und alle Prozeßschritte zur Herstellung der Maskenstrukturen finden auf der Membran statt. Der Nachteil dieser Prozeßfolge besteht darin, daß die sehr kritischen Schritte der Maskenstrukturierung auf einer relativ instabilen Membran ablaufen.

Beim sogenannten "Wafer Flow Process", wie er beispielsweise in der PCT-Anmeldung WO 97/43694 dargestellt ist, werden zuerst die Maskenstrukturen auf einem kompakten Siliziumwafer erzeugt und die Membranherstellung findet am Ende des Maskenprozesses statt. Der kritische Punkt dieser Prozeßfolge besteht darin, daß während der Membranätzung an den bereits vorhandenen Maskenstrukturen keine bzw. nur reproduzierbare Veränderungen auftreten dürfen.

Gemäß dem US-Patent 5 110 373 und der PCT-Anmeldung WO 97/43694 kommt die herkömmliche elektrochemische Ätzstoptechnik mit einem sogenannten PN-Ätzstop zur Anwendung.

Hierbei besteht bei allen Prozessen zur Herstellung von Membranmasken das Problem, daß die Membran einerseits eine gewisse Zugspannung aufweisen muß, um sehr stabil eine ebene Fläche zu verkörpern, andererseits diese Zugspannung so klein, wie möglich gehalten werden muß, da sie zwangsweise zu Verzerrungen der Maskenstrukturen und zu Lebensdauerproblemen führt.

Hier bietet der Wafer Flow Process deutliche Vorteile, weil grundsätzlich die Möglichkeit besteht, mit sehr kleinen Zugspannungen der Membranschicht zu arbeiten, da der Strukturierungsprozeß für die Maskenstrukturen auf dem stabilen Wafer und nicht auf der Membran stattfindet. Allerdings entstehen dadurch auch sehr hohe Anforderungen an den Membran-Ätzprozeß.

Gegenstand der Erfindung sind Prozeßfolgen zur Membranätzung im Wafer Flow Prozess, wobei im nachfolgend beschriebenen Beispiel von einem Prozeß unter Verwen-

dung von SOI(Silicon On Insulator)-Siliziumscheiben ausgegangen wird, wie er für die Herstellung von sogenannten Stencilmasken Anwendung findet. In diesem Zusammenhang sei auf die Veröffentlichung "Highly accurate calibration method of electron-beam cell projection lithography" von Yoshinori Nakayama, Yasunari Sohma, Norio Saitou und Hiroyuki Itoh, in SPIE Vol. 1924 (1993), Seiten 185 und 190, zur SPIE-Tagung 1993 verwiesen. Stencilmasken sind Membranmasken mit geöffneten Strukturen in der Membranschicht. Die am SOI Wafer Flow Prozess dargestellten erfindungsgemäßen Lösungen schließen jedoch nicht aus, daß sie auch für andere Wafer Flow- oder Membran Flow-Prozesse Anwendung finden können.

In Fig. 1 sind die wesentlichsten Prozeßschritte eines SOI Wafer Flow Prozesses nach dem Stand der Technik dargestellt:

1A SOI-Siliziumscheibe als Ausgangsmaterial, wobei die 2-3 µm dicke Siliziumschicht (1) auf der Oberseite die spätere Membranschicht bildet, die durch eine Dielektrikschicht (2), z. B. Siliziumdioxid 200 bis 400 nm dick, von der 500 bis 600 µm dicken kompakten Siliziumscheibe (3) isoliert ist,

1B Aufbringung einer Maskierschicht (4) auf der Oberseite und einer Maskierschicht (5) auf der Unterseite der Siliziumscheibe,

1C Strukturierung der Maskenstrukturen auf der Oberseite mit Hilfe von Lithografieprozessen zur Herstellung einer Lackmaske (6) und anschließender Plasmaätzung der Maskierschicht (4),

1D Trenchätzung der Maskenstrukturen in die 2-3 µm dicke Siliziumschicht (1) auf der Oberseite und Entfernung der Lackmaske (6),

1E Lithografische Maskierung (7) und Ätzung eines Fensters in die Maskierschicht (5) auf der Unterseite der Siliziumscheibe,

1F Entfernung der Lackmaske (7) für Rückseitenfenster, 1G Membranätzprozess, d. h. Abtrag der kompakten Siliziumscheibe (3) im maskierten Fensterbereich (8),

1H Entfernung der Maskierschichten (4), (5) und der Isolatorschicht (2) im Membranbereich.

Der Membranätzschritt erfolgt im allgemeinen in anisotropen, naßchemischen Ätzprozessen, beispielsweise unter Verwendung einer wässrigen Lösung von KOH oder TMAH (Tetramethyl Ammoniumhydroxide) als Ätzmittel.

Der Ätzstop findet an der Isolatorschicht statt, allerdings nur mit einer begrenzten Selektivität. Da aus Gründen der mechanischen Spannungen die Isolatorschicht möglichst dünn gehalten werden muß und infolge ihrer begrenzten Selektivität, ist der Ätzstop sehr kritisch.

Während des Ätzprozesses, der bei Silizium-Ätzraten von 30-40 µm/h entsprechend viele Stunden dauert, muß außerdem die strukturierte Membranseite absolut sicher vor einem Ätzangriff geschützt sein. Dabei muß sichergestellt werden, daß die zum Schutz der Membranseite eingesetzten Mittel sich am Prozeßende wieder rückstandslos entfernen lassen und sowohl durch das Schutzmittel als auch durch seine Entfernung keine geometrischen Veränderungen an den Strukturen in der Membranschicht auftreten.

Nach dem Stand der Technik existiert eine sehr sichere Methode, um alle Bereiche des Si-Wafers außerhalb des auf der Rückseite geöffneten Fensters abzudichten, nämlich der Einbau in eine Ätzzelle mit Dichtungen, die mechanisch angespresst werden.

Der Nachteil einer solchen Lösung besteht darin, daß die Bruchgefahr am Ende des Ätzprozesses, wenn sich der Membranbereich seiner endgültigen Dicke von wenigen Mikrometern nähert, sehr hoch ist. Hauptursache dafür sind Verspannungen durch die mechanische Abdichtung der

*Zelle, insbesondere auch deshalb, weil zusätzliche thermische Verspannungen im mindestens 60°C warmen Ätzbad auftreten.

Außerdem läßt es sich nicht vermeiden, daß während der Zellenhandhabung und insbesondere im Ätzbad ein Druckunterschied zwischen dem Zelleninneren und der Außenwelt auftritt, der auf die Membran wirkt und sie leicht zerstören kann.

Schließlich muß die hochempfindliche Membran aus der verhältnismäßig robusten Zelle ausgebaut werden, ein ebenfalls sehr kritische Prozessschritt.

Ein anderer Weg besteht in der Abdeckung der Membranseite mit einer Schutzschicht, die alle bereits genannten Eigenschaften aufweist wie ausreichende Ätzresistenz und rückstandsfreie Entfernbarkeit bei Nichtbeeinflussung der Membranstrukturen. Außerdem darf auch diese Schicht nur geringe mechanische Spannungen im System Membran/Schutzschicht bewirken, um nicht zur Zerstörung der Membranmaske bereits vor oder während ihrer Entfernung zu führen.

Die Schwierigkeit dieses Weges besteht darin, daß sich bis heute keine Schutzschichten finden lassen, die alle diese Anforderungen gleichzeitig erfüllen.

Es ist Aufgabe der Erfindung Verfahren zur Herstellung großflächiger Membranmasken bereitzustellen, bei denen eine insbesondere durch Verwendung einer Ätzzelle oder allgemein durch die dünnen Halbleiter-Schichten auftretende unvorteilhafte mechanische Überbeanspruchung bzw. Verzeichnungen der Membran bzw. des Systems Membranschicht/Ätzstoppschicht/Trägerwafer oder ein sich daraus ergebendes Brechen der Bestandteile in den jeweiligen Verfahrensschritten vermieden wird bzw. werden.

Die Aufgabe werden durch Verfahren nach den Ansprüchen 1 und 7 gelöst.

Die dazu abhängigen Unteransprüche sind vorteilhafte Ausgestaltungen der erfindungsgemäßen Verfahren zur Beseitigung der obengenannten Nachteile der Verfahren nach dem Stand der Technik.

Der Zweischrittprozeß weist zusätzlich Vorteile bei der Wahl der Ätzmedien auf, weil im ersten und zweiten Schritt unterschiedliche Ätzmedien eingesetzt werden können. Bei den zwei Ätzmedien kann es sich um unterschiedliche Ätzmittel oder auch nur um einen Konzentrations- oder Temperaturunterschied desselben Ätzmittels handeln. Da beim SOI Wafer Flow Prozess der Ätzstop an einer Siliziumdioxid-Schicht erfolgt, die aus Gründen der mechanischen Spannungen möglichst dünn sein muß, ist eine hohe Ätzselektivität erforderlich. Deshalb empfiehlt es sich, in diesem Fall den zweiten Ätzschritt mit TMAH durchzuführen, während der erste Schritt in einem KOH-Bad erfolgen kann.

Eine weitere Möglichkeit, die sich aus dem Zweischrittprozeß ergibt, besteht darin, den ersten Schritt als Trockenätzschritt im Plasma durchzuführen.

Die Schutzbeschichtung kann entsprechend den mechanischen und chemischen Anforderungen vorteilhaft als eine Dielektrikaschicht oder Polymerschicht ausgebildet sein.

Zudem kann die Ätzselektivität des zweiten Schrittes gegenüber der Stop- und der Schutzschicht optimiert werden, um die Halbleiterträgerschicht optimal, insbesondere vollständig zu entfernen, ohne daß Stop- und Schutzschicht zu sehr angegriffen werden.

Der Zweischrittprozeß bietet somit zahlreiche Möglichkeiten der Optimierung hinsichtlich Ätzrate (Produktivität, Kosten) und Selektivität (Ausbeute) des Membran-Ätzprozesses (d. h. Abtrag der Halbleiter-Trägerschicht).

Für beide erfindungsgemäßen Verfahren bestehen außerdem Möglichkeiten, die Stoppschicht selbst hinsichtlich der Anforderungen an ihre mechanischen Eigenschaften zu op-

timieren sowie den Ätzprozeß an die jeweilige Stoppschicht anzupassen. Die Stoppschicht kann somit vorteilhaft aus einer Dielektrikaschicht, einer Metallschicht, einer Polymerschicht oder einer Schichtkombination bestehen. Eine ausreichende Selektivität der Stoppschicht ist ebenfalls ein wichtiges Optimierungskriterium.

Damit sind vorteilhaft die mechanischen Spannungen im System Membranschicht/Ätzstoppschicht/Trägerwafer nicht nur gut beherrschbar, sondern insbesondere der Zweischrittprozeß läßt eine gezielte Optimierung der mechanischen Spannung der Membranschicht zu.

Das ist von großem Vorteil sowohl für die geometrische Stabilität der Membranmaske als auch die davon abhängige Struktur- und Lagegenauigkeit der Maskenstrukturen.

Die Schicht bzw. Schichtkombination kann auch hinsichtlich einer definierten Leitfähigkeit entsprechend den gewünschten Verwendungen vorteilhaft optimiert werden.

Entsprechend den erfindungsgemäßen Verfahren kann durch entsprechende Anpassung des Abtrags der Halbleiter-Trägerschicht die mechanische Spannung der Membran in weiten Grenzen von Druck- bis Zugspannungen vorteilhaft variiert werden.

Durch Dotierung der Membranschicht auf dem Trägerwafer läßt sich die mechanische Spannung der Membranmaske von Druck- bis Zugspannungen in einem weiten Bereich verändern. Der SOI Wafer Flow Prozess, wie er im Ausführungsbeispiel beschrieben wurde, ist dafür besonders geeignet. Die Dielektrikaschicht bewirkt unabhängig vom Dotierungsniveau der darauf befindlichen Siliziumschicht den Ätzstop. Somit kann die Siliziumschicht beliebig, d. h. ausschließlich im Sinne einer optimalen Membranspannung dotiert werden.

Die Verwendung der SOI-Technik hat gegenüber der herkömmlichen elektrochemischen Ätzstoptechnik weitere Vorteile wie, daß das Verfahren einfacher und effektiver wird, sich somit die Ausbeute erhöht und das Verfahren kostengünstiger durchgeführt werden kann.

Die herkömmliche elektrochemische Ätzstoptechnik erlaubt nur ein Verfahren mit einer Ätzzelle, wobei dabei das Ätzen nur in einem Schritt möglich ist. Ebenso werden herkömmlicherweise nur relativ kleine Membranen hergestellt.

Dadurch, daß eine Strukturierung der Maskierungsschicht für die Ätzung der Halbleiter-Trägerschicht als erster Schritt des Verfahrens oder im Rahmen der Herstellung des Halbleiterscheiben-Ausgangsmaterials erfolgt, können dabei auftretende Fehler vorteilhaft nicht zu einem Ausschuß schon kostenintensiver Teile führen. Der Ausschuß betrifft dabei nur relativ kostengünstig vorbearbeitete Teile. Somit werden durch diese vorteilhafte Ausgestaltung des Verfahrens Kosten verringert.

Die Erfindung wird nachstehend ohne Beschränkung des allgemeinen Erfindungsgedankens anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnung exemplarisch beschrieben, auf die im übrigen hinsichtlich der Offenbarung aller im Text nicht näher erläuterten erfindungsgemäßen Einzelheiten ausdrücklich verwiesen wird. Die am SOI Wafer Flow Prozess dargestellten erfindungsgemäßen Lösungen schließen nicht aus, daß sie auch für andere Wafer Flow- oder Membran Flow-Prozesse Anwendung finden können.

Es zeigen:

Fig. 1 einen Wafer Flow Prozess unter Verwendung von SOI(Silicon On Insulator)-Siliziumscheiben insbesondere für die Herstellung von sogenannten Stencilmasken nach dem im Einleitungsteil der Beschreibung dargestellten Stand der Technik.

Fig. 2 ein erfindungsgemäßes Verfahren zur Herstellung von großflächigen Membranmasken unter Verwendung ei-

nes Zweischrittprozesses zur Membranätzung, und

Fig. 3 ein erfindungsgemäßes Verfahren zur Herstellung von großflächigen Membranmasken unter Verwendung eines Stützgitters zur Membranätzung.

Ausführungsbeispiel 1

Da Schutzschichten herstellbar sind, die die speziellen Anforderungen erfüllen, jedoch nur als sehr dünne Schicht und damit mit auch sehr begrenzter Ätzbeständigkeit, kommt erfindungsgemäß ein Zweischrittprozeß für die Membranätzung zur Anwendung.

Zuerst erfolgt die Ätzung in einer Ätzzelle bis zu einer Restdicke, bei der der Membranbereich eine so ausreichende Stabilität aufweist, daß sowohl im Ätzprozeß wie auch bei der Zellen-Handhabung und beim Ausbau der teilgeätzten Membranmaske keine Gefahr der Zerstörung besteht. Die Restätzung erfolgt in einem zweiten Schritt mit einer Schutzschicht auf der Membranseite. Hierfür wird die teilgeätzte Membranmaske in einen einfachen Waferträger eingesetzt und ist damit beim Eintauchen ins Ätzbad keinerlei mechanischen oder thermischen Zwangskräften ausgesetzt. Im ersten Schritt werden etwa 90% und im zweiten Schritt die restliche Schichtdicke bis auf die Membrandicke abgetragen. Als Schutzschichten können sowohl Dielektrikaschichten als auch Polymerschichten Anwendung finden, die entweder auf die strukturierte Maskierschicht oder nach vorheriger Entfernung der Maskierschicht direkt auf die strukturierte Membranschicht aufgebracht werden.

In Fig. 2 sind die wesentlichen Prozeßschritte des Zweischrittprozesses schematisch dargestellt:

- 2A Startpunkt ist der Prozeßschritt F aus Bild 1, d. h. prozessierter SOI-Wafer mit der strukturierten Membransseite (1)+(4) und dem geöffneten Rückseitenfenster (5) für die Membranätzung,
- 2B Auf der strukturierten Membranseite wird die für den zweiten Ätzschritt erforderliche Schutzschicht (9) aufgebracht, entweder auf die Maskierschicht (4), oder, wie zeichnerisch dargestellt, nach Entfernung der Maskierschicht auf die Membranschicht (1),
- 2C Einbau der strukturierten Siliziumscheibe in eine Ätzzelle (10) mit mechanischer Abdichtung (11) und Ätzung des Siliziums im geöffneten Fenster (8) bis auf eine Restdicke (12),
- 2D Ausbau der teilgeätzten Siliziumscheibe aus der Ätzzelle und Weiterätzung im Ätzbad bis zur Stoppschicht (2),
- 2E Entfernung von Schutz- (9) und Maskierschicht (5) sowie der Ätzstoppschicht (2) im Membranbereich.

Ausführungsbeispiel 2

Eine anderer Weg, die Bruchgefahr beim Ätzprozeß in einer Ätzzelle zu verringern, besteht erfindungsgemäß darin, die Siliziumschicht nicht sofort großflächig abzutragen, sondern durch entsprechende Maskierung innerhalb des Ätzfensters ein Stützgitter stehen zu lassen, so daß zunächst kleinere Membranflächen entstehen. Der Ausbau der Membranmaske aus der Ätzzelle erfolgt somit noch in einem stabilen Zustand. Erst nach dem Ausbau erfolgt die Entfernung der Ätzstoppschicht und gleichzeitig mit ihr auch das Stützgitter, das sich durch Unterätzung abhebt. Da sich mit der Entfernung der Stoppschicht auch ihre inneren mechanischen Spannungen abbauen, werden der durch die Stoppschicht verursachte Stress und seine durch das Stützgitter teilweise bewirkte Kompensation praktisch simultan beseitigt.

In Fig. 3 sind schematisch die Prozeßschritte mit einem Stützgitter dargestellt:

3A Startpunkt ist der Prozeßschritt E aus Bild 1, wobei die Strukturierung des Rückseitenfensters (5) mit der Lackmaske (7) ergänzt wurde durch die gleichzeitige Strukturierung einer Gittermaskierung (13),

3B Entfernung der Lackmaske (7) für Rückseitenstrukturierung,

3C Einbau der strukturierten Siliziumscheibe in eine Ätzzelle (10) mit mechanischer Abdichtung (11) und Ätzung des Siliziums in den geöffneten Gitterfenstern (8) bis zur Stoppschicht,

3D Ausbau der Membranmaske aus der Ätzzelle und Entfernung der Maskierschichten (4)+(5) sowie der Ätzstoppschicht (2), wobei sich durch Unterätzung das Stützgitter (14) mit abhebt.

Patentansprüche

1. Verfahren zur Herstellung großflächiger Membranmasken auf Basis mehrschichtiger Halbleiterscheiben, wobei eine auf einer Stoppschicht vorhandene Halbleiter-Membranschicht strukturiert wird sowie die Halbleiter-Trägerschicht und die Stoppschicht in Teilschritten abgetragen werden, **dadurch gekennzeichnet**, daß der Abtrag der Halbleiter-Trägerschicht vorzugsweise in zwei Teilschritten erfolgt, wobei diese Teilschritte in einer mechanisch gedichteten Ätzzelle oder mit einer Schutzbeschichtung erfolgen oder ein Teilschritt mit Ätzzelle und einer mit Schutzbeschichtung erfolgt.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß es sich bei den beiden Teilschritten um zwei Naßätzschritte oder Trockenätzschritte oder eine Kombination von Naß- und Trockenätzschritten handeln kann.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß in den beiden Ätzschritten unterschiedliche naßchemische Ätzmedien zum Einsatz kommen.
4. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß in den beiden Ätzschritten ein Ätzmedium oder unterschiedliche Ätzmedien mit jeweils unterschiedlicher Konzentration und/oder Temperatur zum Einsatz kommt bzw. kommen.
5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Schutzbeschichtung eine Dielektrikaschicht oder eine Polymerschicht ist.
6. Verfahren nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, daß das Ätzmedium des zweiten Schrittes eine hohe Ätzselektivität sowohl gegenüber der Stoppschicht als auch der Schutzschicht besitzt.
7. Verfahren nach dem Oberbegriff des Anspruchs 1, dadurch gekennzeichnet, daß der Abtrag der Halbleiter-Trägerschicht in einer mechanisch gedichteten Ätzzelle zunächst mit einem Stützgitter erfolgt und das Stützgitter erst nach dem Ausbau aus der Ätzzelle entfernt wird.
8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß das Stützgitter durch Unterätzung zusammen mit der Stoppschicht entfernt wird.
9. Verfahren nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die Stoppschicht aus einer Dielektrikaschicht, einer Metallschicht, einer Polymerschicht oder einer Schichtkombination besteht.
10. Verfahren nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die Schicht bzw. Schichtkombination streßarm bzw. streßfrei ist und/oder eine

definierte Leitfähigkeit besitzt.

11. Verfahren nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß durch entsprechende Anpassung des Abtragens der Halbleiter-Trägerschicht die mechanische Spannung der Membran in weiten Grenzen von Druck- bis Zugspannungen variiert werden kann. 5

12. Verfahren nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, daß sich durch Dotierung der Halbleiter-Membranschicht die optimale Spannung der Halbleiter-Membranschicht unabhängig einstellen läßt. 10

13. Verfahren nach einem der Ansprüche 1 bis 12, dadurch gekennzeichnet, daß es ein Wafer Flow Process ist.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, daß es ein SOI-(Silicon On Insulator)-Wafer Flow Process ist. 15

15. Verfahren nach einem der Ansprüche 1 bis 12, dadurch gekennzeichnet, daß es ein Membran Flow Process ist. 20

16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, daß die Stoppschicht eine Dielektrikschicht ist.

17. Verfahren nach einem der Ansprüche 1 bis 16, dadurch gekennzeichnet, daß eine Strukturierung der Maskierungsschicht für die Ätzung der Halbleiter-Trägerschicht als erster Schritt des Verfahrens oder im Rahmen der Herstellung des Halbleiterscheiben-Ausgangsmaterials erfolgt. 25

Hierzu 3 Seite(n) Zeichnungen

30

35

40

45

50

55

60

65

BILD 1 SOI Wafer Flow Prozess

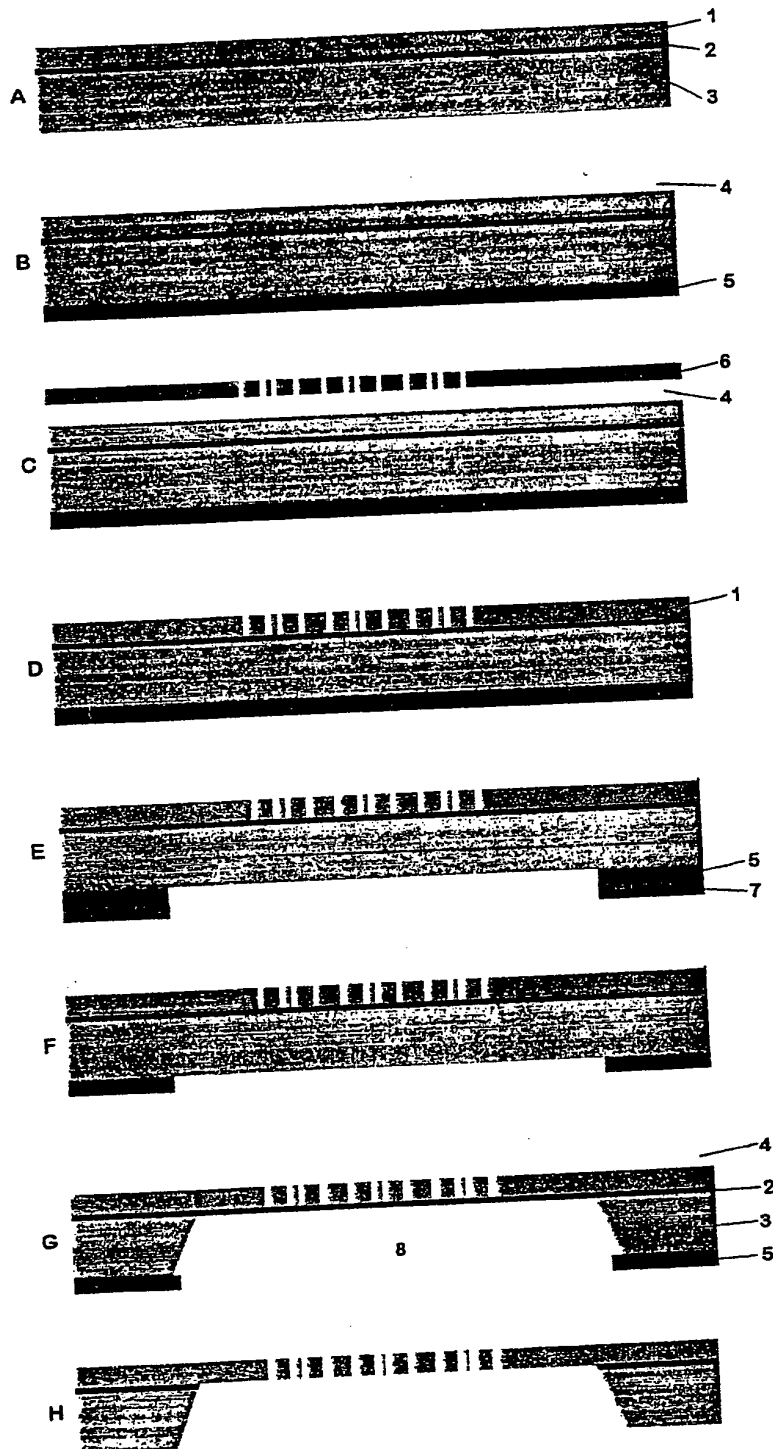


BILD 2 Zweischnittprozeß zur Membranätzung

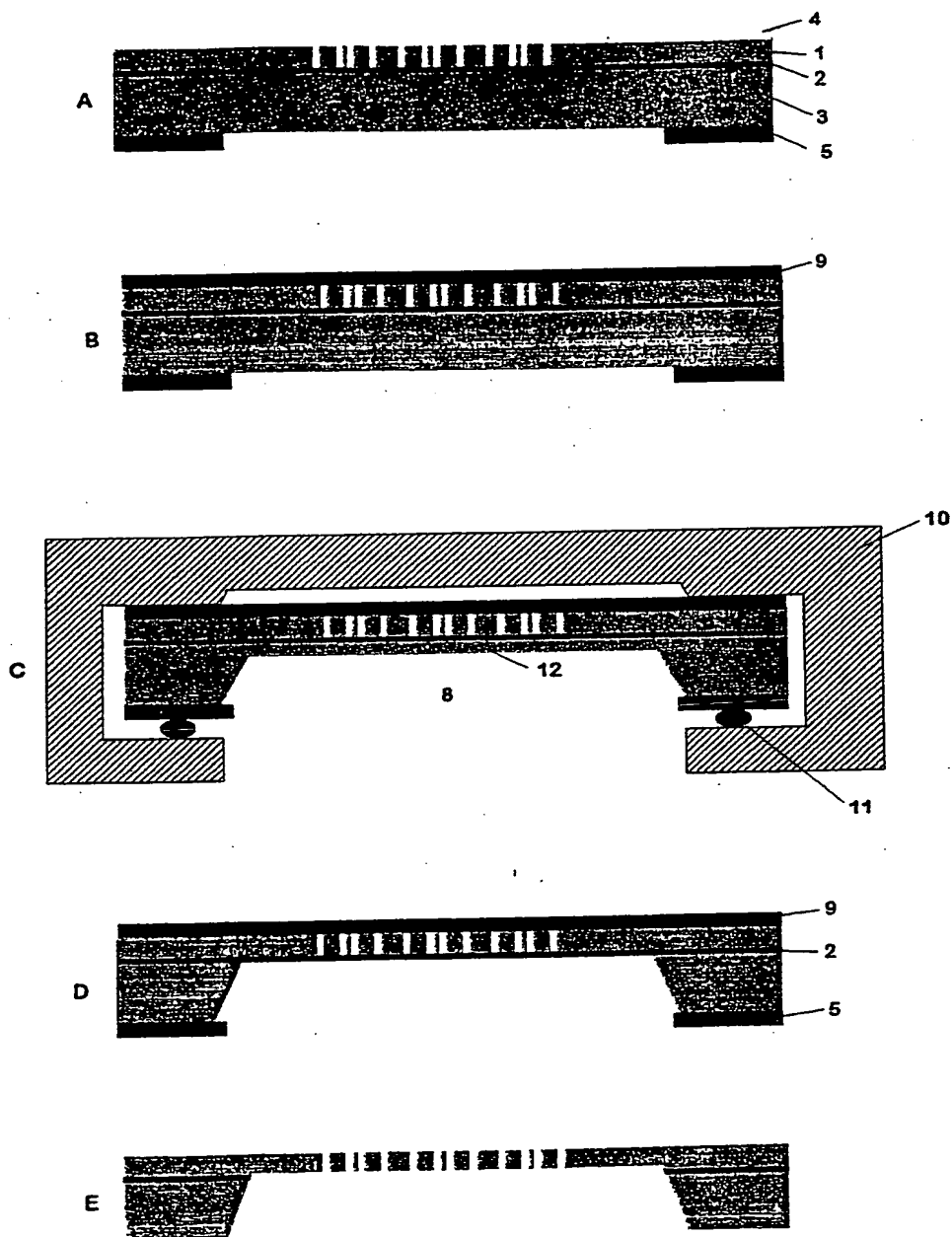
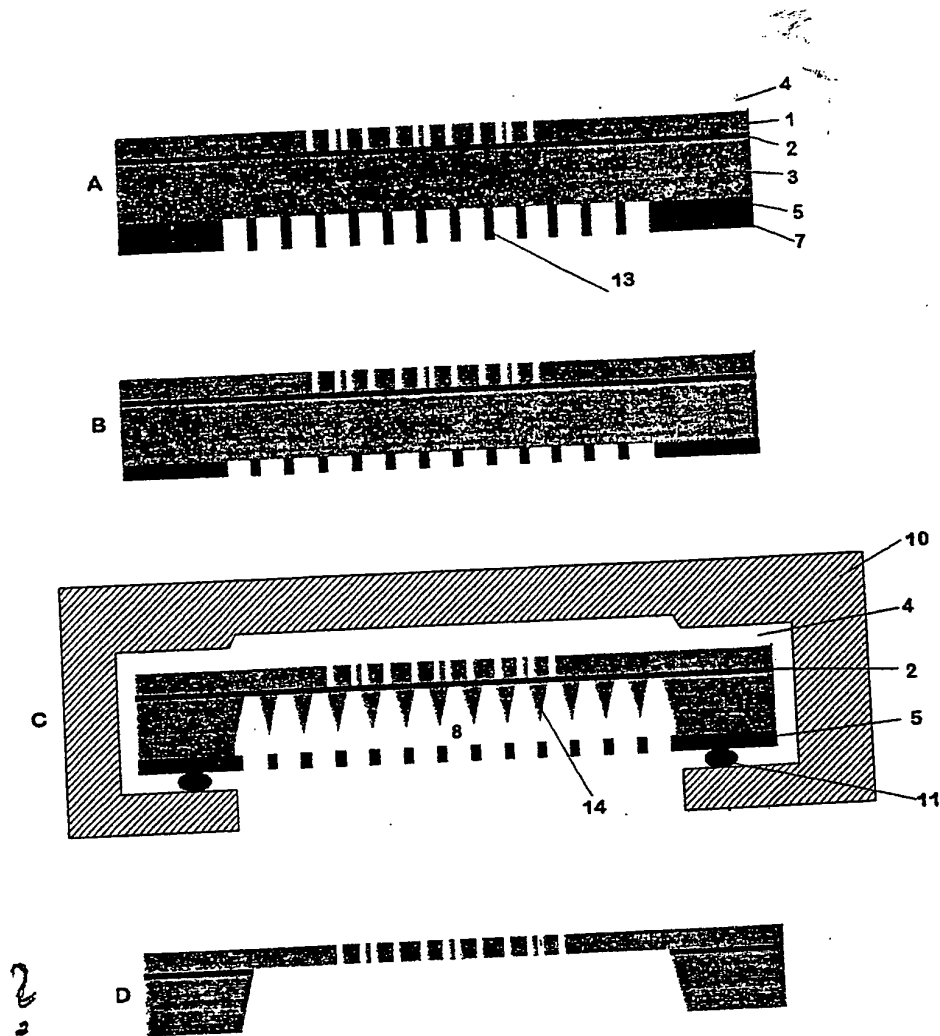


BILD 3 Membranätzung mit Stützgitter



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)